

Ezek a DRL, a dióda-ellenállás logikai alapkapcsolásai, melyeket a különböző tranzisztoros logikák ma már kiszorítottak.

1987-12-476-4.eps

a) Ideális diódákat feltételezve nyitó irányban nem esik rajtuk feszültség, így ha mindhárom bemenet  $+0$  V, a diódák nyitnak,  $U_A = U_B = U_C = U_D = 0$ . Ha legalább az egyik bemenet  $+3$  V, az a dióda már nyit (a többi dióda vagy lezár, vagy rajtuk is  $+3$  V van), így  $U_D = +3$  V. Ez a logikai „vagy” kapcsolás.

b) Ha mindhárom bemenet  $+3$  V, nem folyik áram, az  $R$  ellenálláson nem esik feszültség, így  $U_D = +3$  V. Ha valamelyik bemenet  $0$  V, akkor a dióda nyit és  $U_D = 0$  V. Ez a logikai „és” kapcsolás.

*Megjegyzés.* Valódi diódáknál figyelembe kell venni, hogy nyitó irányban típustól függően  $0,3$ – $0,8$  V feszültség esik.